

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-33890

(43) 公開日 平成9年(1997)2月7日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 5 0		G 0 2 F 1/133	5 5 0
	1/1337	5 0 5	1/1337	5 0 5
G 0 9 G 3/36			G 0 9 G 3/36	

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号 特願平7-180204

(22) 出願日 平成7年(1995)7月17日

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 小関 徳夫

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

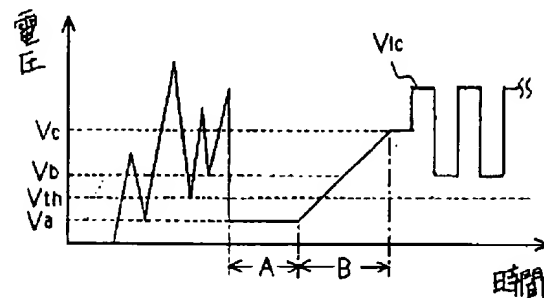
(74) 代理人 弁理士 岡田 敬

(54) 【発明の名称】 液晶表示装置の駆動方法

(57) 【要約】

【目的】 電界を変形させることで液晶の配向を制御した液晶表示装置の駆動方法において、配向の制御作用を無効にすることなく、良好な表示を行う。

【構成】 液晶駆動用の画素電極の周辺に配向制御電極、対向電極中に配向制御窓を設け、液晶中の電界を変形して配向を制御する液晶表示装置駆動方法において、電源ON後の第1期間(A)液晶への印加電圧 $V_{lc}$ を閾値 $V_{th}$ 以下にし、続く第2期間(B)において電圧 $V_{lc}$ を緩やかに上昇させて、定常駆動電圧域にまで上げる。



## 【特許請求の範囲】

【請求項1】 一対の支持基板上に形成された電極が液晶を挟んで対向されてなり、前記電極間に電圧を印加することにより液晶の光学的状態を変化して表示を行う液晶表示装置の駆動方法であって、

前記電極間の電圧を、電源をON後の第1期間、前記液晶の閾値以下にすることを特徴とする液晶表示装置の駆動方法。

【請求項2】 前記第1期間に続く第2期間で、前記電極間の電圧が $1\text{ V/ms}$ 以下の割合で液晶の閾値以上に上昇することを特徴とする請求項1記載の液晶表示装置の駆動方法。

【請求項3】 前記第2期間以降、前記電極間の電圧は液晶の閾値以上に維持されることを特徴とする請求項2記載の液晶表示装置の駆動方法。

【請求項4】 前記一対の電極の一方には、電極膜の不在により形成された配向制御窓が設けられていることを特徴とする請求項1から請求項3記載の液晶表示装置の駆動方法。

【請求項5】 前記一対の電極の他方の周辺には、該電極と異なる電圧の配向制御電極が電気的に絶縁して設けられていることを特徴とする請求項1から請求項4記載の液晶表示装置の駆動方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は液晶表示装置に関し、特に、電源ON直後の表示の乱れを防止した液晶表示装置に関する。

## 【0002】

【従来の技術】液晶表示装置は小型、薄型、低消費電力などの利点があり、OA機器、AV機器などの分野で実用化が進んでいる。特に、液晶駆動用の透明電極を交差配置して表示点をマトリクス的に選択しながら電圧を印加するマトリクス型、更には、液晶駆動用の画素電極を複数、共通電極に対向配置させ、各画素電極にスイッチ素子を接続することにより、線順次に書き換え画素を選択しながら、信号電圧を保持させていくアクティブマトリクス型は、高精細、高コントラスト比の動画表示が可能となり、パーソナルコンピュータのディスプレイ、テレビジョンなどに実用化されている。

【0003】図3及び図4に、スイッチング素子として薄膜トランジスタ(TFT: thin film transistor)を用いたアクティブマトリクス型液晶表示装置の単位画素構造を示す。図3は平面図、図4はそのA-A線に沿った断面図である。基板(10)上に、ゲートライン(11)、これと一体のゲート電極(12)及び補助容量電極(13)が形成され、これを覆う全面には、ゲート絶縁層(14)が形成されている。ゲート絶縁層(14)上、前記ゲート電極(12)に対応する領域上には、TFTの動作層であるアモルファスシリコン層(15)、

エッチングストッパー(16)、及び、TFTのオーミックコンタクト層であるドーパドアモルファスシリコン層(17)が形成されている。ゲート絶縁層(14)上の他の領域には、液晶駆動用の画素電極(18)が形成されている。アモルファスシリコン層(15)の両端には、それぞれドーパドアモルファスシリコン層(17)を介して、ソース電極(19)とドレイン電極(20)が形成され、TFTを構成している。ソース電極(19)は画素電極(18)に接続され、ドレイン電極(20)はドレインライン(21)に接続されている。補助容量電極(13)は、画素電極(18)に重畳して電荷保持容量を形成している。これら、TFTおよび画素電極(18)を覆う全面には、層間絶縁層(22)が形成され、層間絶縁層(22)上には、前記画素電極(18)を取り囲むようにして、配向制御電極(23)が形成されている。これらを覆う全面にはポリイミドなどの有機高分子膜よりなる配向膜(24)が形成されている。

【0004】一方、液晶(40)を挟んで対向配置された別の基板(30)上には、対向電極(31)が形成され、前記画素電極(18)に共通に対向されて液晶駆動用容量を形成している。対向電極(31)中の液晶駆動用容量を形成する領域には、電極膜の不在により形成された配向制御窓(32)が設けられている。これらを覆う全面にはポリイミドの配向膜(33)が形成され、基板(10)側の配向膜(24)間で液晶の界面配向状態を制御している。

【0005】ゲートライン(11)は順に走査され、選択中に高電圧が印加され、同一行の全てのTFTをONとし、この間に、ドレインライン(21)より画素電極(18)にデータ信号電圧が印加される。一方、対向電極(31)は、ゲートライン(11)の走査に同期した交流信号電圧が印加され、画素電極(18)との間で電圧が保持される。この保持電圧は、次のフレームで書き換えられるまでTFTのOFF抵抗により維持される。

【0006】図3及び図4に挙げた構造は、本出願人が特願平6-92283で既に出願済みの構造であり、配向制御電極(23)及び配向制御窓(32)を設けたことに特徴がある。即ち、配向制御電極(23)には、画素電極(18)とは異なる電圧が印加され、画素電極(18)との電圧差により、液晶(40)層中に斜め方向の電界(41)を生じさせ、この近傍において、液晶ディレクター(42)が電界(41)との電界効果相互作用から生じる自由エネルギーが極小となる配向状態に指定される。このような配向制御は画素電極(18)の4辺について行われ、各辺において指定された配向状態は、それらの境界が画素領域内部に設けられた配向制御窓(32)により形成された無電界、あるいは、液晶の閾値以下である弱電界領域にて固定され、全体的に安定する。即ち、配向制御窓(32)において、液晶ディレ

クター(42)は初期状態に固定されており、画素電極(18)の周縁から配向制御電極(23)により指定されてきた配向は、配向制御窓(32)を境にして、対称な配向ベクトルを有するように全体が安定する。これにより、一画素について配向による画素分割がなされ、視野角及び表示品位を向上するものである。

【0007】

【発明が解決しようとする課題】しかしこのような液晶表示装置は、電界に所定の変形を加え、これによる電界との相互作用を利用することで配向を制御する構成であるため、他の原因により電界が乱れると、良好な画素分割や高表示品位が得られないといった問題がある。特に、装置の電源をONした直後は、装置に帯電された電荷により静電気が発生しやすく、この影響のため、ゲート信号、ドレイン信号、あるいは、対極信号のいずれも乱れやすくなっている。このため、電源ON直後に液晶容量への印加電圧が、液晶の閾値を大きく越えた場合、配向制御電極(23)や配向制御窓(32)の電界による制御が効かなくなり、配向の乱れが数秒間続いたり、あるいは、画像によっては、電界制御によっても配向乱れが直らず、恒久的に残ってしまい、表示品位の低下となっていた。

【0008】また、定常動作期間中においても、特に印加電圧最小から最大印加電圧へ、例えばノーマリ・ホワイト・モードにおいては表示が白から黒へと移行する際にも、配向制御電極(23)や配向制御窓(32)による電界制御が無効となり、配向の乱れが生じ、残像などの原因になっていた。

【0009】

【課題を解決するための手段】本発明はこの課題を解決するために成されたもので、第1に、一対の支持基板上に形成された電極が液晶を挟んで対向されてなり、前記電極間に電圧を印加することにより液晶の光学的状態を変化して表示を行う液晶表示装置の駆動方法であって、前記電極間の電圧を、電源をON後の第1期間、前記液晶の閾値以下とした構成である。

【0010】第2に、第1の構成において特に、前記第1期間に続く第2期間で、前記電極間の電圧が $1\text{V}/\text{msec}$ 以下の割合で液晶の閾値以上に上昇する構成である。第3に、第2の構成において特に、前記第2期間以降、前記電極間の電圧は液晶の閾値以上に維持される構成である。第4に、第1から第3の構成において特に、前記一対の電極の一方には、電極膜の不在により形成された配向制御窓が設けられている構成である。

【0011】第5に、第1から第4の構成において特に、前記一対の電極の他方の周辺には、該電極と異なる電圧の配向制御電極が電気的に絶縁されて設けられている構成である。

【0012】

【作用】本発明の構成で、電源ON後の所定期間、液晶

容量への印加電圧を液晶の閾値以下に抑えることにより、電源ON直後に生じる大電圧液晶に印加されて液晶の配向が乱れていても、配向を元に戻すことができる。また本発明の構成で、電源ON後、所定の期間の経過後、液晶容量への印加電圧を、緩やかに閾値以上へと上昇させることにより、配向制御電極や配向制御窓による電界効果が有効に作用し、配向による画素分割、広視野角化、表示品位の向上がなされる。

【0013】更に本発明の構成で、電源ON後、装置の定常駆動期間中には、液晶容量への印加電圧を閾値以上に保つことにより、液晶容量の完全な電圧無印加状態が避けられ、これにより、電圧無印加状態から電圧印加状態への急激な変化による液晶の配向乱れが防がれ、広視野角、高表示品位が保たれる。

【0014】

【実施例】続いて、本発明の実施例を詳細に説明する。図3及び図4に単位画素構造を示すような液晶表示装置に印加される信号波形を図1及び図2に示す。図1は、ドレインライン(21)に印加されるデータ信号電圧( $V_d$ )の波形と対向電極(31)に印加される対極信号電圧( $V_{com}$ )の波形である。また図2には、図1の駆動方法が目的とした液晶容量への印加電圧( $V_{lc}$ )の波形を示している。電源ON直後には、不安定な大電圧が印加されており、これが液晶の配向を乱す原因になっている。データ信号電圧( $V_d$ )と対極信号電圧( $V_{com}$ )は、カウンタによりドレイン側のドライバー、または、ゲート側のドライバーのクロック信号を計数して、初めの数フィールド期間分、例えば2フィールド期間以上、好ましくは2フレーム期間、ドライバーへのスタートパルスの搬送を遅らせる、あるいは、高抵抗回路を設けて、この期間中、映像信号を高抵抗回路を介してドレインドライバー、及び対向電極へ入力させるなどの方法で、電源ON後の第1期間(A)中、液晶容量への印加電圧( $V_a$ )が少なくとも閾値以下になるように抑えられている。

【0015】その後、第2期間(B)に入ると、液晶容量への印加電圧( $V_{lc}$ )は緩やかに所定の液晶駆動電圧域へと上昇している。上昇率は、実験的に $1\text{V}/\text{msec}$ 以下、即ち、少なくとも2フィールド期間、好ましくは2フレーム期間かかって電圧無印加から電圧印加状態へと変化する。あるいは、この勾配に対応する階段状の矩形波形を示しながら、所定の液晶駆動電圧域へと上昇させる。

【0016】本実施例では、第1期間(A)終了直後の1フレーム期間(B1)、映像信号を中抵抗回路を介してドレインドライバー及び対向電極へ入力するなどの方法により、液晶容量への印加電圧( $V_{lc}$ )が閾値 $V_{th}$ をやや越える $V_b$ となるようにしている。続く、1フレーム期間(B2)は、映像信号を低抵抗回路を介してドレインドライバー及び対向電極へ入力するなどの方法によ

り、液晶容量への印加電圧(V<sub>lc</sub>)が駆動電圧域の中心レベルV<sub>lc</sub>となるようにしている。

【0017】これにより、まず第1期間(A)においては液晶は閾値を越えた印加電圧の電界効果作用を受けることがなくなる。このため、電源ON直後に静電気などにより高電界が印加されて配向制御電極(23)及び配向制御窓(32)の所定の電界変形による配向制御作用効果が無効とされて配向が乱れるといった問題が防がれる。この第1期間(A)は、必ずしも電源ON直後に設ける必要は無いが、電源ON直後に大電圧が発生した場合、配向が大きく乱れた状態を初期状態に戻すために、実験的には1〜2フレーム期間以上、インタレース駆動においては好ましくは2フレーム期間即ち1/15秒を要する。

【0018】また、第1期間(A)に連続する第2期間(B)では、第1期間(A)で一端閾値以下の電圧印加状態にされた液晶容量への印加電圧(V<sub>lc</sub>)が、閾値以下の電圧から閾値を越えた駆動電圧域へと緩やかに、あるいは、数段階に分けて上昇するため、第2期間(B)終了後は、配向乱れの全く残らない良好な表示画像が得られる。この2フレーム期間中、インタレース駆動においては1/15秒を要するが、視認性の妨げは殆ど無い。

【0019】このように、第1及び第2期間(A, B)経過までに要する時間は、0コマ数秒、少なくとも1秒以下であり、視認性の妨害は殆ど無い。これに対して、このような期間(A, B)を設けず、例えば液晶容量への印加電圧(V<sub>lc</sub>)が閾値以下から一気に最大印加状態へと移る際には、液晶の配向乱れが生じやすく、その後、配向制御電極(23)及び配向制御窓(32)の作用が効き始めて良好な配向に安定するようになるまでには数秒間を要するため、表示品位の低下は免れない。即ち、第1期間(A)及び第2期間(B)を設けたことで、液晶は常に、配向制御電極(23)及び配向制御窓(32)の作用を十分に受けながら定常動作期間へ入ることができる。

【0020】更に、本発明では、第2期間(B)終了後、定常動作期間中において、液晶容量への印加電圧(V<sub>lc</sub>)を閾値以下に下げないことで、電圧無印加状態から最大印加状態へと急激に上昇することによる配向の

乱れが再び生じるのを防いでいる。

【0021】

【発明の効果】本発明で、配向制御電極及び配向制御窓の電界変形作用により配向の制御を行った液晶表示装置の駆動において、電源ON後の所定期間、液晶への印加電圧を閾値以下に抑えることで、電源ON直後の大電圧により強電界が発生して、液晶の乱れが生じ、その後、数秒から恒久的に配向の乱れが直らずに視認性を妨げるといった問題が防がれる。

【0022】また、液晶への印加電圧が閾値以下から駆動電圧域に上昇する際に、上昇率を低く抑えることで、配向制御電極や配向制御窓の作用効果を無効にすることなく、良好な配向を得ることができる。

【図面の簡単な説明】

【図1】本発明の実施例にかかる液晶表示装置の駆動方法を示す波形図である。

【図2】本発明の実施例にかかる液晶表示装置の駆動方法を示す波形図である。

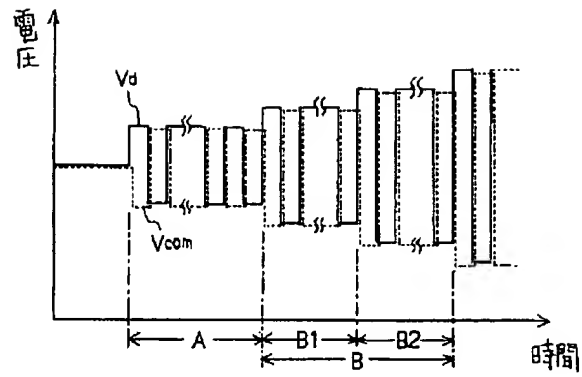
【図3】液晶表示装置の単位画素構造を示す平面図である。

【図4】図3のA-A線に沿った断面図である。

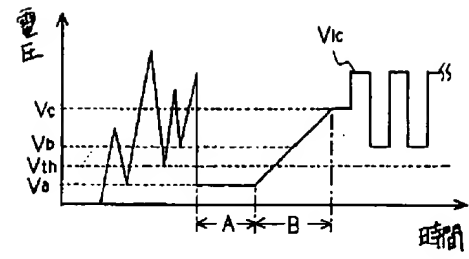
【符号の説明】

- 10, 30 基板
- 12 ゲート電極
- 13 補助容量電極
- 14 ゲート絶縁層
- 15 アモルファスシリコン
- 17 ドープドアモルファスシリコン
- 18 画素電極
- 19 ソース電極
- 20 ドレイン電極
- 22 層間絶縁層
- 23 配向制御電極
- 24, 33 配向膜
- 31 対向電極
- 32 配向制御窓
- 40 液晶
- 41 電界
- 42 液晶ディレクター

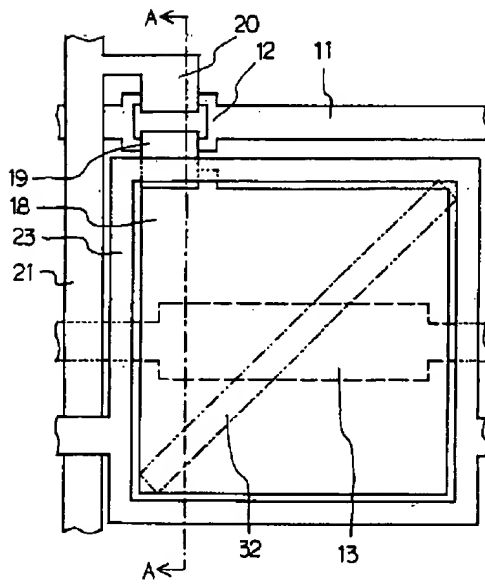
【図1】



【図2】



【図3】



【図4】

